

パワーデバイス特性評価のための マルチSMUシステム構築

はじめに

高電圧/大電流ソースメジャーユニット(SMU)を使い、パワー半導体デバイスのDC特性評価システムを設計・構築するためのステップには以下の事柄が含まれます：

- ・ 試験要求を満たす機器を選定する
- ・ 計測器と被試験物(DUT)をつなぐケーブルやフィクスチャを選定する
- ・ システムの安全性と計測器の保護を検証する
- ・ 測定の信頼性を確保するよう計測器のセットアップを最適化する
- ・ 計測ハードウェアを制御する

パワー半導体デスクリートデバイスはオン状態では大きなパワーを負荷へ供給し、電源からのパワー消費を最小にし（高効率）；オフ状態では負荷へはほぼゼロのパワーで、電源からのパワー消費を最小に抑えるように（スタンバイ電流は僅か）設計されています。よって、パワー半導体の特性評価やDCパラメトリック試験はオン状態、オフ状態の特性評価の2つのカテゴリに分類されますこのアプリケーションノートではこれら2つのカテゴリのテストについて考察し、あわせてケースレーの様々なソースメータ®およびソースメジャーユニット(SMU)を使った試験システムの具体例を示します。

試験要求を満たす機器を選定する

パワーデバイスには1～2端子に対しハイパワーの計測器が必要です。例えば、高電圧n-MOSFETのオフ状態の特性を評価するには、ドレインに高電圧電源が1台必要です。他の端子は全て低電圧電源でドライブできます。逆に、オン状態の特性を評価するには、大電流がドレインからソースへ流れるため、この端子間のみが最大定格パワーを必要とします。ローパワーデバイスからハイパワーデバイスへ試験を移行しようとしている研究者にとって、ゲート端子や基板へは既存の装置を使い廻すことができます。また複数のデバイスに同じ試験装置が使えると、投資効率が良く好都合です。

適切な試験装置を選定するために、まず印加/測定に必要な電圧/電流の最大値と最小値を承知しておくことは欠かせません。可能ならば、新デバイスの開発にも対応できるよう、それらの値を超える能力をもつ装置を選んでおきたいものです。

ケースレーの2600AシリーズSMUは進化するテストシステムを念頭に設計されています。機器間の通信バスであるTSP-Link®によりメインフレームなしのシ

ステム構築を支援し、複数のSMUチャンネルをサブマイクロ秒で同期できます。

2600Aシリーズの最もパワフルな特長の一つは、シームレスなシステム性能を保持しながら、アプリケーションの試験要求すべてに応えるシステムが構築できることです。2600Aシリーズには8モデルが用意され、多様な機能および性能を提供します。

- ・ 50Aパルス@2000W (SMU 2台で100A可)
- ・ 3kV印加@60W、1500V印加@180W
- ・ サブpA測定性能
- ・ 1A/3A dc (ローパワーSMU) ハイパワーBJTを大きなベース電流で試験する時に理想的

これほどの性能は既成の試験装置では入手できず、カスタム、セミカスタムの自動試験装置を構築する必要があります。さらに、スタンドアローンの計測器を使うと、新たな試験ニーズが発生した時に、テストエンジニアはそれに応える能力を容易に追加できます。スタンドアローンのハイパワーSMUは半導体パラメータアナライザの電流/電圧性能を拡張し、試験できるデバイスの範囲を広げます。

計測器とデバイスをつなぐケーブルとフィクスチャを選定する

デバイスへのインタフェースを決定する

従来、数十アンペア、数千ボルトをウェーハ上のデバイスへ供給するための技術が普及しておらず、ほとんどの半導体メーカーは、試験を行なうためにデバイスをパッケージ化しなければなりませんでした。

しかし今では市販のプロバが入手できるようになり、多くのメーカーがウェーハ上でデバイスを試験し、そのコストを低減できるようになりました。

パッケージデバイスを試験するか、ウェーハ上でデバイスを試験するかは、プロバの高額な固定資産コストと、試験の前にデバイスをパッケージ化する少額コスト（しかし繰り返し発生）とのバランスの問題です。ケースレーのソリューションはパッケージ試験、ウェーハレベル試験の両方に対応しています。

パッケージデバイスを試験する時、システム開発者は、サポートしているデバイスパッケージやカスタマイズの可能性に注意を払いながら、市販のテストフィクスチャを活用すべきです。ケースレーから8010型ハイパワーテストフィクスチャが提供されており、付属のデバイステストボード（追加用オプションも用意）を使い、TO-220、TO-247パッケージのデバイスを試験できます。

さらに、8010型に付属のデバイステストボードは様々なデバイスパッケージに接続できるようにカスタマイズできます。システム開発者はカスタム回路を製作し、クリップと絶縁ブロックを使ってサポートされていないデバイスパッケージへも接続できます。

8010型は次のケースレーSMUをサポートしています。

- ・ 2台までの2651A型大電流ハイパワーソースメータ（並列接続し100Aパルス可）
- ・ 1台のケースレー2657A型高電圧ハイパワーソースメータ
- ・ 次のうちの2台までのSMU：2611/12A型、2635/6A型、4200-SMU型、4210-SMU型

8010型には過電圧保護回路が低電圧SMU用に組み込まれており、デバイスが壊れたときに2657A型が発生する過電圧から計測器を保護します。8010型を使用すると、最大3端子のデバイスにSMUを接続できます。

市販のテストフィクスチャがサポートしていないパッケージやデバイスタイプ/端子を取り扱う際にカスタムテストフィクスチャが必要になる場合があります。その場合は以下のガイドラインを考慮してください：

- ・ 試験するデバイスのパッケージの種類を考えます。
- ・ システムの最大電圧/電流に対応する定格の市販ソケットを入手するか、もしくは設計してください。
- ・ 大電流試験にはケルビン接続できるソケットを使用します。それにより、デバイスピン終端部まですべての経路が4線式接続され、ソケットのリード線抵抗による電圧誤差がなくなり真のデバイス特性を測定できます。
- ・ 高電圧試験ではソケットが高品質の絶縁体で作られ、十分に微小な電流レベルまで測定できることを確認してください。
- ・ 高電圧試験では可能ならばトライアキシャルで接続してください。2657A型ハイパワーシステムソースメータ用に、高電圧トライアキシャル接続できるテストフィクスチャを製作するには、ケースレーHV-CA-571-3型パネルマウントトライアキシャル-未終端ケーブルを使います。ケーブルは高電圧の沿面距離や空間距離仕様を満たす適切な終端を確実に行ってください。
- ・ 導電性テストフィクスチャの筐体を安全なアースへつないでください。非導電性のテストフィクスチャの筐体は試験システムの最大電圧の2倍の定格をもつようにしてください。その他のすべての安全上の注意にも従ってください。

ウェーハ上のデバイスを試験する時は、ウェーハレベルで高電圧や大電流の試験経験があるプローバ

ンダーを選定してください。パワー半導体デバイスは一般に垂直デバイスで、高電圧や大電流の接続端子はウェーハ裏面にあります。この垂直配向によって、デバイス設計者はより高いブレイクダウン電圧を達成しています。ウェーハは一般に極薄で、デバイスはより低いオン抵抗になります。知識豊かなプローバベンダーは、オン状態の評価において低い接触抵抗を達成するための様々なチャック材質や設計に精通しています。さらに、彼らは大きなチャック表面を介した高品質な微小電流測定を行う十分な技術を持ち、特定ニーズに応える適切なケーブルを選定するための助言もできるでしょう。

計測器の接続

計測器を被試験デバイス(DUT)に接続するのは有意な結果を得るのに欠かせませんが、8010型ハイパワーテストフィクスチャを使う時には付属のケーブルを使用し接続するのが簡単です。結線図は本ノートの“システム例”を掲載した章の図22を参照してください。8010型でなくプローバやカスタムテストフィクスチャに接続する時は次のガイドラインに留意してください。

1. 大電流試験に最適なケーブルを選定する

試験に使うケーブルの定格が、試験システムの最大電流をクリアしていることを確認してください。オン特性の評価でよく行われる大電流、低電圧の測定に要求される性能を達成できるケーブルを使用してください。

大電流試験では、電圧の印加と測定誤差を回避するためにリード抵抗とリードインダクタンスに注意してください。

リード線抵抗

パワーデバイスの中にはオン抵抗が数ミリΩオーダーのものがあり、リード線抵抗が試験パラメータに匹敵する値になる場合があります。大電流が印加されると、小さなリード線抵抗でも電圧誤差が生じます。電圧測定の小さなオフセットやノイズがオン抵抗の結果に大きな誤差をもたらします。

図1はMOSFETのR_{dsOn}測定を行う計測器のセットアップ例です。図2はデバイス抵抗に比べてリード線抵抗がいかに大きく、その結果、80%の測定誤差を生じることを示しています。

図3に示すように、誤差をなくするには電圧測定用に別のケーブルを用います；独立したケーブルを用意し、計測器のセンス端子とDUTをつなぎます。試験電流は一組のケーブルを流れ、電圧が別のセンスラインで測定され、そこにはほとんど電流が流れません。

リーク電流とシステム容量

試験回路中の絶縁体の影響を最小にするためにガードを使用します。ガードは高インピーダンス端子と同じ電位を持つ低インピーダンス端子です。図4は高品質の絶縁体を使っても絶縁体にリーク電流が発生することを示しています。リーク電流はナノアンペアレベルの電流測定ときに問題となります。ガードがいかに測定を改善するかを図5に示します。リーク電流は高インピーダンス測定端子(HI)へ流れ込むことなく、測定から除外されています。

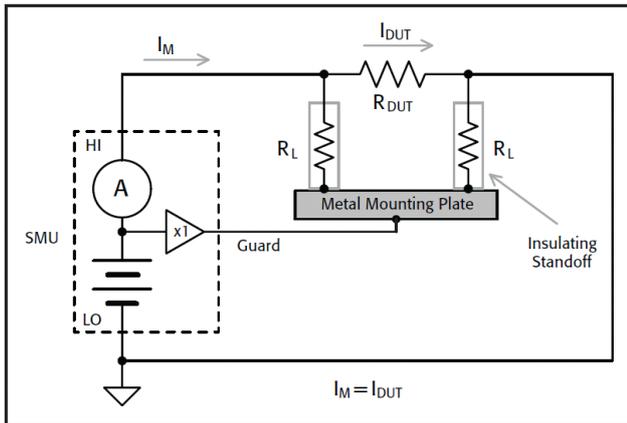


図5 ガードは、回路中の絶縁体両端の電圧差をほぼ0Vにして、リーク電流を減少させるのに使われます。残るリーク電流は、測定が行われるHI端子を迂回します。

ガード端子は高インピーダンス端子と同電位であるため危険な電圧です。トライアキシャルケーブルを使ってオペレータを電気ショックから保護してください。トライアキシャルケーブル中、高インピーダンス端子は芯線、ガードは内側シールド、外側シールドはグラウンドにつながれます。図6にトライアキシャルケーブルの断面を示します。

またガードはシステム容量の影響を最小にします。システム容量は電圧/電流測定のセトリングに影響を与えます。その容量が充電され、安定した電流がデバイス測定で予想されるノイズフロア以下になるよう試験のセットアップを行ないます。このセットアップは高インピーダンスという性格から必然的に長いセトリング時間が必要です。図6はガードがいかにケーブル容量の影響を低減するかを示しています。一般的なトライアキシャルケーブルは1フィートあたりおよそ40pFの容量です。従って2~3mのケーブルでは数百pFとなり、試験セットアップの最大電流によりますが、数十msの電圧セトリング時間が必要です。ケーブルの内側シールドにガードを施すと、ケーブルの絶縁体には電圧降下が生じません。よって、絶縁体の容量を充電する必要がなくなります。2657A型は定常状態でガード電圧が高インピーダンス端子(HI)の4mV以内という仕様です。ケースレーHV-CA-554型は高電圧トライアキシャルケーブルで、安全に信号とガード電圧を3280Vまで配電でき、3kV定格の微小電流測定システムに対応するよう設計されています。セトリング時間とリーク

電流を最小にするために、SMUからデバイスピンまでの全ての経路にガードを施してください。そうすることで、他のシステム容量へ充電する必要がなくなります。ガード電圧は3kVにもなりますから、ガードの終端部は他の導体から充分安全な距離をおいてください。

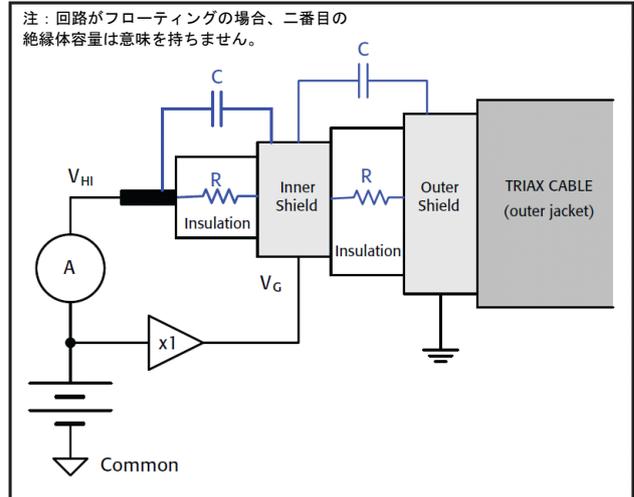


図6 $V_{HI} \approx V_G$ の時、キャパシタと抵抗の両端の電圧降下は0V。ガードはケーブル絶縁によるリーク電流を事実上排除し、ケーブル容量を充電する必要をなくしてレスポンス時間を最小にします。

システムによっては同軸への変換が必要なこともあるでしょう。高電圧試験ではSHVが業界標準の同軸コネクタです。ケースレーはSHV-CA-553型ケーブルアセンブリを提供しており、高電圧トライアキシャルからSHVへの変換を可能にします。このケーブルアセンブリはトライアキシャルケーブルを使用しており、ガードはSHVへ終端される直前まで、できる限り長く施すことができます。同軸で接続すると、ガードが終端された後は当然ながらガードは失われ性能が損なわれます。そして残るケーブル容量や試験システムの容量へは充電される必要が生じます。

テストフィクスチャを設計する時、トライアキシャルから同軸へ変換した後は、ケーブルやデバイス接続線の長さを短くして容量を最小にします。

プローバを使用する場合、ケーブルや接続線は、ウェーハサイズやデバイスの向き(水平、垂直)に依存するため、同軸へ変換する影響はより顕著になります。ケーブル容量を考慮すると、プローバの容量は簡単にnFオーダーになり得るため、大きな容量充電時間や測定のセトリング時間が必要になります。

3. SMUの基準点の確立

ある測定システムではグラウンドが誤解されている問題があります。ここで“グラウンド”とはアースグラウンドへの接続と定義します。ところが、多くの人は“グラウンド”という言葉を試験回路中のSMUの基準点として使用しています。このアプリケーションノートでは、この基準点のことを“回路コモン”と呼ぶことにします。

アースグラウンド

計測器や試験システム内で故障が起きた時にユーザが電気ショックのリスクに曝されないよう、ほとんどのシステムは安全のためにアースグラウンドへ接続されています。同様の理由で、高電圧システムでは、導電性のテストフィクスチャや付属のアクセサリをアースグラウンドへ接続します。

回路コモン

回路コモンを意識することは、正確な印加値や測定値を得るのに重要です。複数のSMUをDUTへ接続する時、所望の電圧が各DUT端子に印加されるように全てのSMUが同じ点を基準とすることが重要です。図7に例を示します。

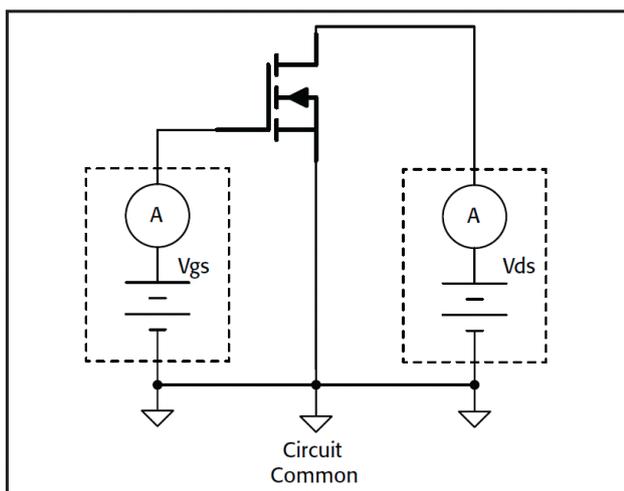


図7 スタンドアローンの計測器を使う場合、正しい電圧と電流がDUTに印加されるように、それぞれの出力は同じ基準を持つ必要があります。この例では、VgsとVdsが正確に印加されるよう、FETのソース端子をゲート用SMUのLOとドレイン用SMUのLOの両方へ接続します。両方の計測器のLO端子をソース端子に接続することで、これが回路(測定)コモンとなります。

デバイスの特性はVdsとVgsの関係によって規定されます。回路コモンへの接続について、2つの試験構成に焦点をあて考察してみましょう：1つは2651A型SMUによるドレインのオン状態特性と、2657A型SMUによるドレインのオフ状態特性です。

2651A型大電流SMUを使いオン状態特性時の回路コモンの形成

“計測器とデバイスをつなぐケーブルとフィクスチャを選定する”と題した章では、なぜ大電流の計測器に4線式接続が必要かの理由を説明しています。4線式接続はSMUをBJTのベース端子の接

続、ゲート端子に電流がほとんど流れないMOSFETやIGBTのゲート端子の接続にも推奨されます。それは回路コモンへの接続に関係しますので、この理由を検証してみましょう。

パワーMOSFETのオン状態特性を評価する図8の測定構成に注目してください。この構成はMOSFETのIVカーブ特性を評価する時のものです。ゲート用SMU(SMU1)のLOとドレイン用SMU(SMU2)のLOを接続する際、回路コモンが形成されます。なぜならば、ゲート～ソースのループにはほとんど電流が流れないため、ゲート用SMUは印加端子の測定に基づく出力電圧、すなわち図8にS' (ダッシュ)で示したゲート端子電圧と回路コモン電圧間の電位差を測定・出力していません。回路コモンは、抵抗 R_{leak} をもつテストリードを通じてFETのソース端子(図8のノードS)に接続されています。大電流(50Aまでのパルス)がドレイン～ソースのループに流れるため、 R_{leak} は無視できません。たとえば $1\text{m}\Omega$ の抵抗でもVgsとVgs' (ダッシュ)の間に50mVの違いを生じさせます。デバイスのなかには、多少のゲート～ソース間電圧の変化にも影響を受けやすいものもあり、Vgsが50mV異なると、数百mAから1A以上ドレイン電流が変化する場合があります。回路コモンと実際のデバイス端子の接続の違いから生じる電圧降下の差を補正するには、図9¹に示す通りゲート用SMUのセンス端子をLOとは別にDUTへ接続します。センスリードには電流がほとんど流れないため、ゲート用SMUはFETのソース端子からの電圧を正確に測定し、デバイスのVgsが所望の値に維持されるよう出力電圧が調整されます。

場合によっては、ゲート回路中のリングングや発振を抑制するために、ゲート用SMUの応答を遅くする必要があります。これはゲート用SMUのハイキャパシタンスモードを有効にすることにより可能になります。しかしながら、このより遅い応答時間は、センス電圧測定と出力電圧補正のフィードバックも遅くします。その場合は、ゲート用SMUのLO端子とセンスLO端子の両方をドレイン用SMUのセンスLO端子につなぎます。ゲート～ソースのループにはほとんど電流が流れないため、電圧測定誤差が生じないためです。しかし、BJTを評価する場合は大きな電流がベースとエミッタ間に流れるため、この接続は行わないでください。

¹ センス回路にはほとんど電流が流れないため、ゲート用SMUのセンスLO端子をドレイン用SMUのセンスLO端子へ電圧測定に影響を与えずに接続することが可能です。

システムの安全性と計測器の保護を精査する

ケーブルやフィクスチャを設計する際に、システムの安全性を考慮することも大切です。どんな危険がオペレータや計測器にあるかを明らかにするために、オペレータのミス、デバイス状態の変化など多様な故障条件を想定しながらお考えください。

大電流試験における危険の可能性の一つは、火災と火傷です。DUTを囲って、大電流試験中にデバイス故障が起こっても、火災や飛翔物の危険からユーザを保護します。

電気ショックのリスクは高電圧試験での危険の可能性の一つです。電気ショックの可能性は、計測器やデバイスが42VDC以上を出力する能力をもつ時はいつでも存在します。適切な試験システムを構成するには、オペレータや未熟なユーザを電気ショックから保護する機構が必須です。

電源が投入されている間、高電圧を発生しているシステムにユーザを近づけないようにすべきです。セーフティインターロックはアクセスを制限する方法の一つです。ケースレーの最新SMUはすべてインターロックを装備しており、インターロックラインが短絡している時のみハイパワーが出力されます。インターロックはシステムのアクセスポイント毎にノーマリーオープンスイッチで使用されるよう設計されています。電気ショックを引き起こす可能性のある計測器が複数ある場合は、計測器間を配線して、システムアクセスポイントがオープンになった時に、すべての計測器出力がオフになるようにします。アクセスポイントが複数ある場合は、各ポイントに独立したスイッチが必要で、全てのスイッチを直列に配線します。これを図11に示します。

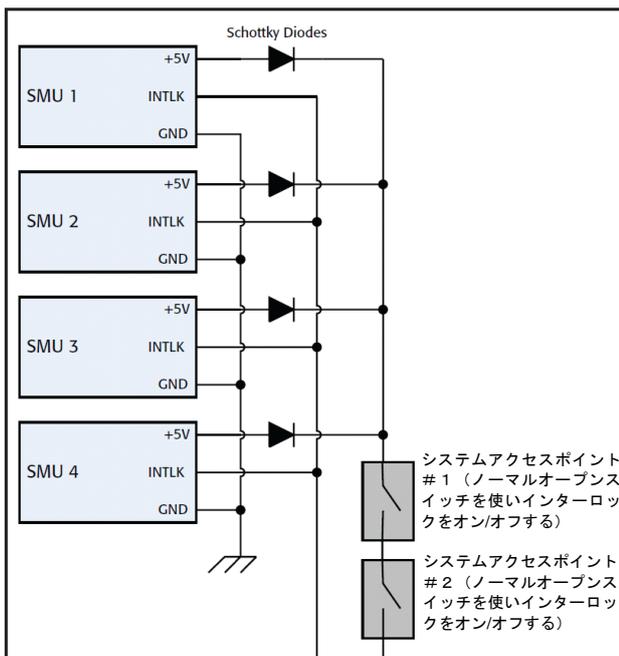


図11 マルチアクセスポイントをもつシステムへ複数のSMUを接続する構成

すべての計測器の5V電源が外部のスイッチを通して結線され、インターロックを作動させるのに使われます。複数のSMUの5V電源が使われる時、ショットキーダイオードを使い各SMUの5V電源が互いに干渉するのを防ぎます。ショットキーダイオードは順方向電圧が低く、インターロックの駆動電圧への影響が少ないため好ましい選択といえます。

試験セットアップ内のSMUの数にもよりますが、1台のSMUの5V電源がシステムの他のSMUのインターロックラインを駆動できる可能性があります。各計測器のインターロックの仕様を調べ、各SMUのインターロックを駆動するのに必要な電流合計値を調べてください。また5V電源の仕様も調べ、供給できる電流容量も決定します。別案として、外部電源を使ってSMUのインターロックラインを駆動することもできます。

オペレータの安全に加え、資産であるシステム機器類の保護も忘れてはなりません。起こりえるデバイス故障の影響に十分配慮して下さい。図12に示した試験構成は、nチャンネルFETのオフリーク電流を測定する一般的な構成で、ドレインソース間に仕様上のブレークダウン電圧に近い電圧を印加しているとします。ゲート端子の低電圧SMUはデバイスをオフ状態にし、ソース端子の低電圧SMUはソース端子の電流を直接測定します。しかし、ドレインソース間のブレークダウンが突然起こると200VのSMUが3kVのSMUによってダメージを受ける可能性があります。同様のダメージの可能性がゲート～ドレイン間にも存在します。

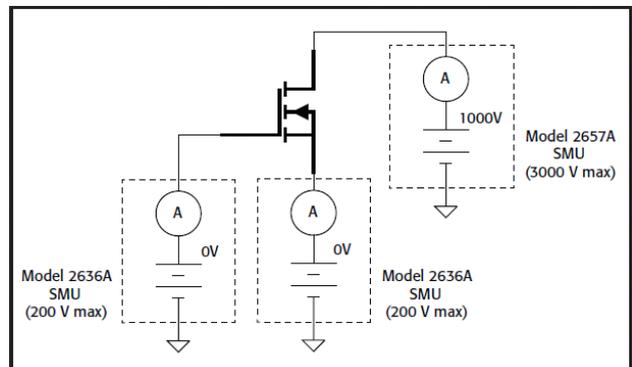


図12 デバイスブレークダウンやデバイス故障が起こった場合、2657A型SMUもしくは2636A型SMUがダメージを受ける可能性があります。

デバイスブレークダウンやデバイス故障が起こる場合に低電圧SMUを保護するよう過電圧保護デバイスを使います。過電圧保護デバイスは通常状態では試験回路にほとんど影響しませんが、過電圧状態になると電圧をクランプします。

ケースレーの2657A-PM-200型200V保護モジュールは2657A型SMUと低電圧SMUの両方を含む試験システムで使われるよう設計されています。保護モジュールは、過電圧状態が発生すると、外部の高電圧を数マイクロ秒以内で約2Vにクランプします。クランプしていない状態では、低電圧SMU³はpAレベルの電流の印加/測定性能が維持されます。

計測器のダメージはデバイス故障が計測器を大電流に曝す時に起こり得ます。特定のデバイス端子から発生する電流を、計測器の全ての端子が正常に処理できることを確認してください。デバイス故障により大電流が発生した場合に計測器のダメージを抑えるには、直列抵抗を使い計測器に流れる最大電流を制限します。ブレークダウン電圧やリーク電流の特性評価中、試験によってデバイスを破壊しないよう、ユーザはデバイスを流れる電流値を注意深く制限してください。SMUは電流のリミットを設定できますが、そのアクティブリミットが負荷の変動にตอบสนองするには有限の時間がかかります。（“過渡応答時間”）負荷のインピーダンスが非常に早く変化する時は、設定されたリミットを超える電流が流れる可能性があります。直列抵抗を加えることで、過渡応答状態の時でも、その端子の最大電流を実質的に制限します。

試験システムの電流、電圧、パワーの最大値に見合う定格の抵抗を選定してください。その抵抗はしばしば2つの目的を果たします。トランジスタのオン状態の評価中、ハイゲインデバイスによく見られるゲート電圧の発振やリングングを最小に抑えるため、抵抗をゲートに直列に挿入します。また、オフ状態の評価中、ブレークダウン時の最大電流を制限し、デバイスの早期故障を防ぐために、抵抗がしばしば使われます。

信頼できる測定結果を得るために計測器のセットアップを最適化する

システムのセットアップが終わったら、問題なく動作するか確認し、最良の測定結果を得るために計測器の設定を最適化します。

オン状態の評価

今日行われているほとんどのオン状態の試験は、発熱を最小にするためデバイスはパルスでオン状態にされています。また、多くのパワー半導体デバイスの最終アプリケーションもパルス駆動です。テストシステムのパルス性能を確認するには、試験システムのSMUからパルスを出力し、信号経路を経由し、デバイス端でレスポンスを捕捉します。2651A型ハイパワーシステムソースメータは高速A/Dコンバータ(ADC)を内蔵し、電流と電圧の波形を同時にデジタルでできます。これらのADCはシステムのパルス性能を確認するのに有用です。もしパルス形状に異常が起こった時場合は、配線を見直し、配線インダクタンスが最小かどうか確認します。配線経路中はできる限りケースレー製の低インピーダンス同軸ケーブルを使い、また他のリード線では誘導ループ面積を最小にしてください。

オフ状態の評価

システムの印加と測定のセトリング時間について考察します。高電圧電源は一般にオフ状態を測定するために使われます。オフ状態では電流が微小でデバイスは高インピーダンスです。実際のシステムでは、ガードで除去しきれないシステム容量があり、またデバイス自身も容量を持っています。パワートランジスタには、一般に100pFオーダーかそれ以上の出力容量があります。オフ状態でのデバイス抵抗は1GΩ以上で、RC時定数(τ)は100ms以上です。キャパシタ充電時の電圧 vs 時間のプロットを示した図13をご覧ください。セトリングした読み値を得るには、少なくとも時定数の4~6倍(4τ=99%)の時間を待つことが重要で、およそ1秒近くのセトリング時間が必要です。デバイスの信頼性試験などのように時間を要する試験や生産のスループットを見積もる際に、このセトリング時間を計上してください。

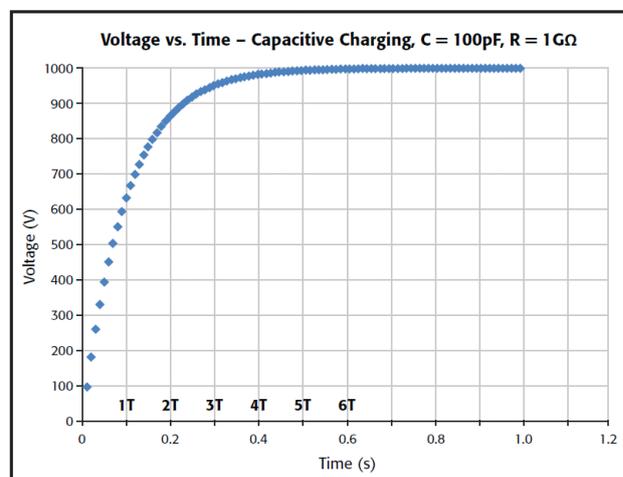


図13 100pFキャパシタが充電される時のシミュレーションプロット。測定は時定数の4~6倍の時刻に設定します。T=RC時定数

トライアキシャルケーブルでなく同軸ケーブルを使う場合、正確で再現性のある微小電流測定には、より長いセトリング時間が必要となることに注意してください。デバイスのRCのみならず、セトリング時間にはケーブルと、プローバー、またはフィクスチャのRC時定数も含まれます。システムの入力に電圧ステップを印加し、出力電流の減衰を測定することで、系全体のセトリング時間を評価してください。

³ 2657A-PM-200 型保護モジュールによる過電圧保護は~220V でトリガされます。従って、最大出力性能が 200V 以下の SMU で使用するのには推奨しません。さらに、2657A-PM-200 型保護モジュールは 2651A 型の最大出力電流定格に適合していないため、2651A 型の HI 端子、LO 端子を保護する目的にも推奨しません。

2657A型、2651A型の高速度A/Dコンバータ(ADC)を使い、ユーザはセトリング時間情報を簡単に素早く取得できます。電流値がそのデバイス測定で期待するノイズフロア以下になる迄の時間を観察して、測定遅延時間を選択してください。

計測ハードウェアを制御する

複数の計測器を使用する場合時、DUTへの印加/測定シーケンスを連係させることは簡単ではありません。従って、既存のソフトウェアソリューションを使い、厄介なプログラミングをなくす、もしくは簡素化することは大変効果的です。

付属する無償スタートアップソフトウェアを使い、試験システムの構成や機能を実証しましょう。2600A型と2650A型にはTSP[®] Express無償スタートアップソフトウェアが添付され、計測器のwebインタフェースで動作します。TSP-Linkインタフェースは計測器のネットワークを形成し、TSP[®] Expressソフトウェアによりネットワーク上の全ての計測器をコントロールできます。図14の3台のSMUの通信セットアップを行うダイアグラム例をご覧ください。TSP[®] Expressソフトウェアを使い、複数台のSMUのDC/パルススイープを簡単に設定し、残りのSMUに固定電圧バイアスを出力させたり、各スイープ毎の電圧バイアスをステップ変化させるよう設定できます。わかりやすい内蔵グラフソフトウェアで結果を迅速にプロットしたり、ケーブル、結線、パラメータが正しく設定されているかを確認できます。図15と図16はTSP[®] Expressソフトウェアの機能を示しています。

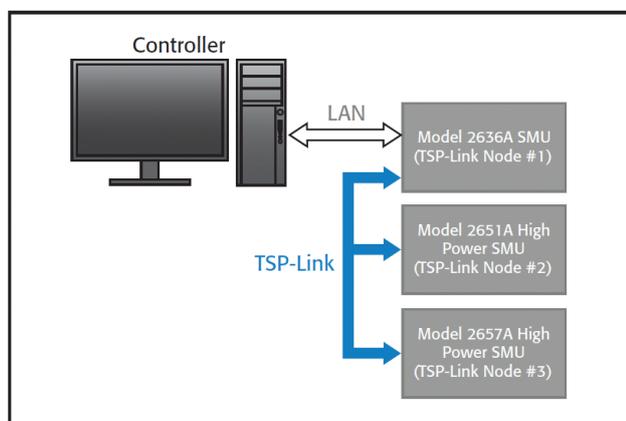


図14 TSP-Linkテクノロジーによりメインフレームなしでシステムを拡張でき、計測器間の通信、正確なタイミング、緊密なチャンネル同期を可能にします。

TSP[®] Expressソフトウェアは、2651A型/2657A型ハイパワーSMUの高速度ADCにアクセスすることもできます。TSP[®] Expressソフトウェアを使い、2651A型から試験システムを通して単発パルスを出力し、そのレスポンスを捕捉します。これらの結果は、データを確実にパルスの静定部分で取得するのに必要な印加/測定遅延時間を決定するのに使われます。

また、パラメトリックテスト用のソフトウェアを使い、個別半導体デバイスの試験を簡素化することができます。そのソフトウェアには様々なデバイスの

データ収集を簡単に行う定義済みの試験ライブラリが含まれています。マニュアルプローバやテストフィクスチャによりデバイスへ接続し、複数SMUを使ったシステムで半導体デバイスを試験する用途には、ケースレーのACSベーシックソフトウェアを推奨します。ケースレーのACSスタンダードソフトウェアは、セミオートやフルオートプローバを使う場合にも使用可能です。

システム例

この章ではいくつかの構成例における詳細な結線についてご紹介します。これらを特定のアプリケーションへ適用する場合は、最寄りのケースレーのフィールドアプリケーションエンジニアへご相談ください。最寄りの連絡先は本アプリケーションノート最後の、www.keithley.comをご覧ください。

テストフィクスチャを使いパッケージデバイスを試験する

ケースレーの8010型ハイパワーデバイステストフィクスチャは、2651A型/2657A型ハイパワーシステムソースメータと併用され、ハイパワー半導体デバイスの試験ソリューションを形成します。図22は計測器と8010型の結線を示しています。デバイス試験の構成例が、8010型のインターコネクトリファレンスガイド(IRG)に詳しく考察されており、www.keithley.comからもダウンロードできます。

カスタムテストフィクスチャは、試験に必要なSMUの台数に関係なく設計できます。大電流試験には2651A型に付属するフェニックス製ネジ端子コネクタを使い簡単に結線できます。2657A型を使用し、最高の信頼性をもつ高電圧測定用に、カスタムHVトライアキシャルコネクタのバルクヘッド版を提供しています。それはトライアキシャルケーブルがアッセンブルされ、片端は無加工で、安全な筐体に取り付けられる設計です。デバイス側への接続は簡単にハンダ付けが行え、セットアップ用の別のコネクタへも適用可能です。それを図17に示します。図18の凡例は、このカスタムフィクスチャの接続例に適用しています。

プローバを使ったウェーハレベルのデバイス試験

ハイパワー半導体デバイスの試験ソリューションを市販しているプローバベンダーや、またカスタムソリューションを提供するベンダーもあります。まずはプローバベンダーに相談頂き、検討中のアプリケーションに必要な電流、電圧、パワーに対応したプロービングソリューションの種類を決定してください。プローバメーカーはケースレーにカスタム高電圧トライアキシャルケーブルやコネクタの使用法に関する情報を問い合わせてください。

最近のプローバソリューションに関する検証の中で、バナナプラグとジャックが大電流試験で一般的に使われ、SHVが大電流結線における業界標準であることがわかりました。2651A型に搭載のフェニックス製大電流ネジ端子コネクタは簡単にバナナコネクタに適合できます。

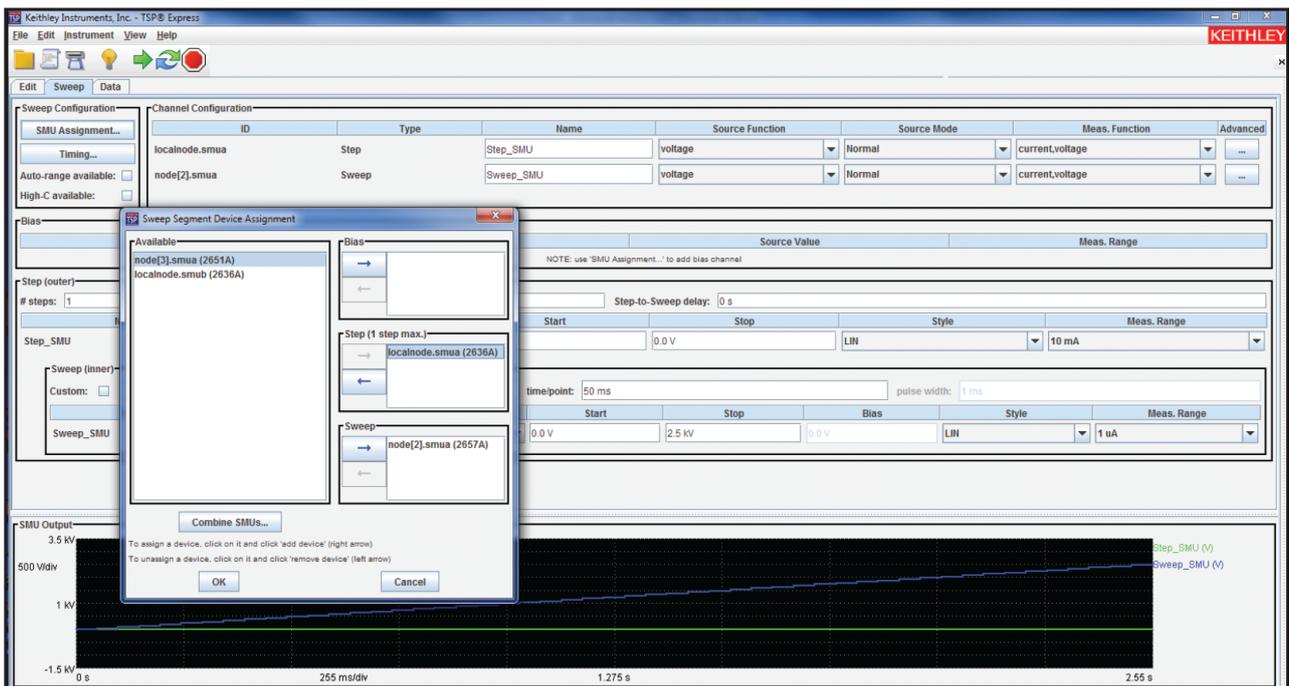


図15 TSP Expressソフトウェアを使うと、TSP-Linkネットワークに接続された全ての計測器の印加/測定パラメータを簡単に設定できます。

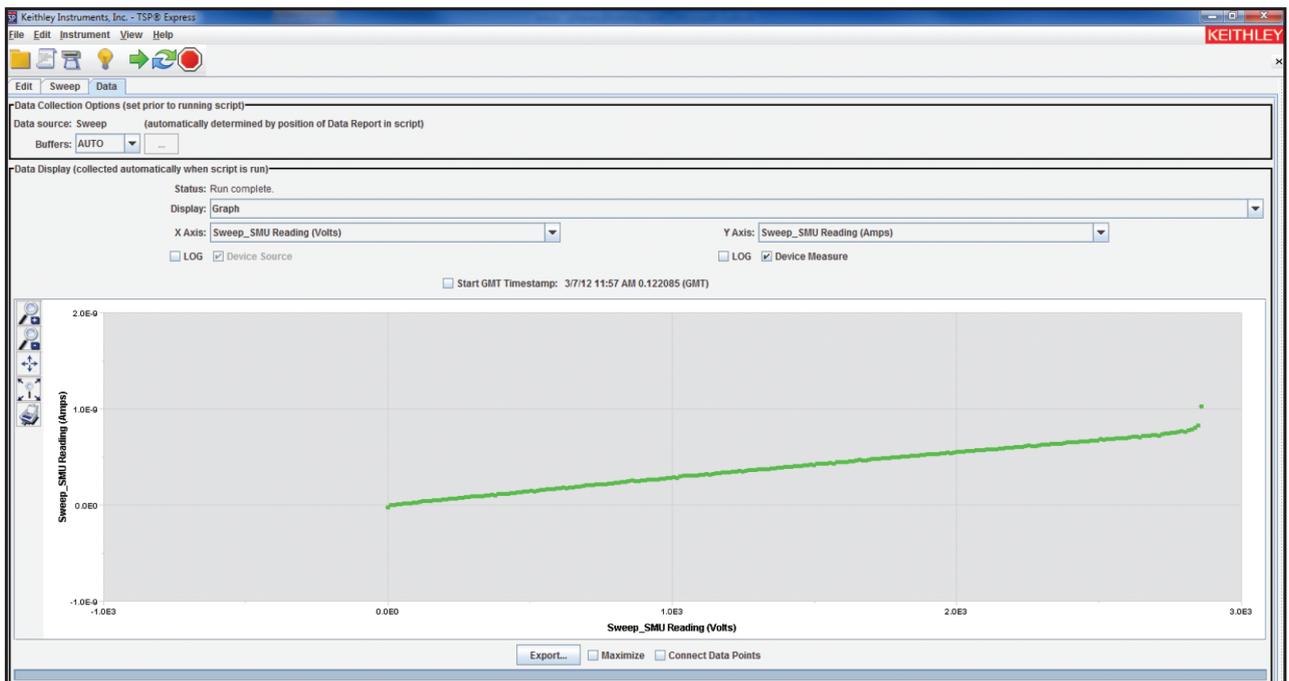


図16 TSP Expressソフトウェアを使うと、測定結果を簡単に素早くプロットできます。ここに示したのは $BV_{ces}=2500V$ で行われたIGBTの V_{ces} vs I_c プロット例です。

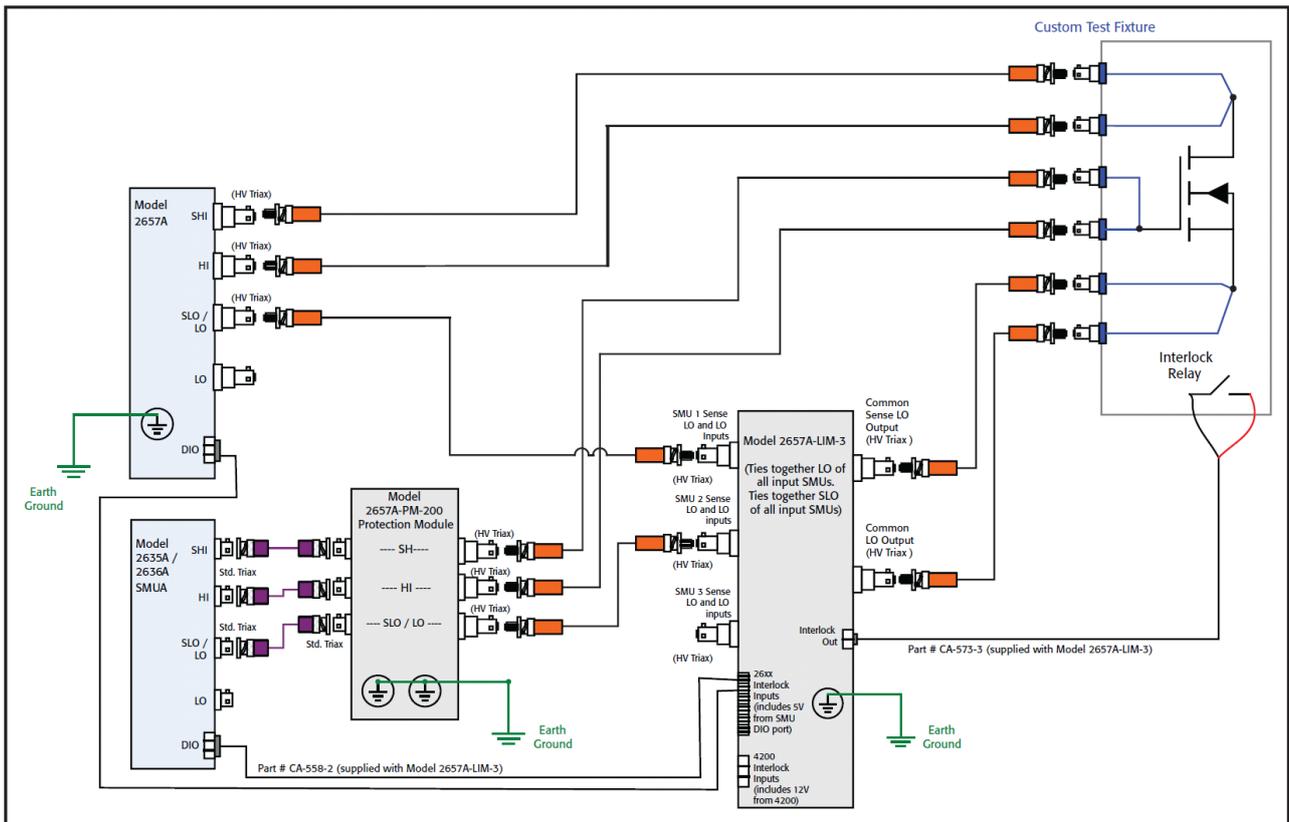


図17 高電圧試験用カスタムフィクスチャの接続例

SHVへ適合させるために、ケースレーはSHV-CA-553型ケーブルアセンブリを提供しています。このケーブルは一端が高電圧トライアキシャルコネクタで、他端がSHV(同軸)コネクタになっています。次の図(図20)は3つの構成において、ウェーハレベルデバイスへバナナとSHVを使って接続した例を示しています。

図18の凡例はウェーハレベルのデバイスの接続例に適用しています。

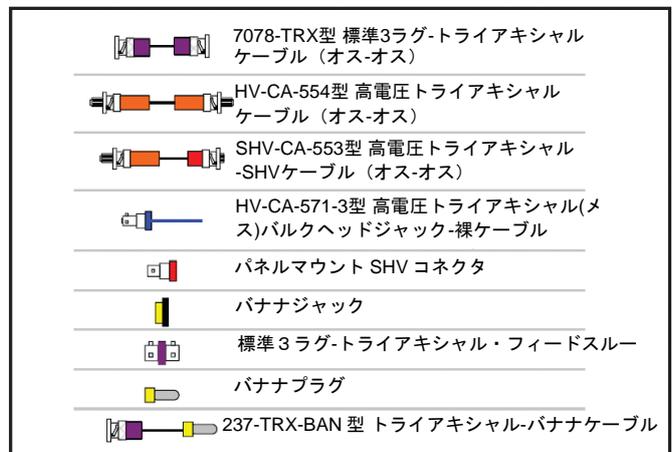


図18 ウェーハレベルデバイスの接続ダイアグラムの凡例

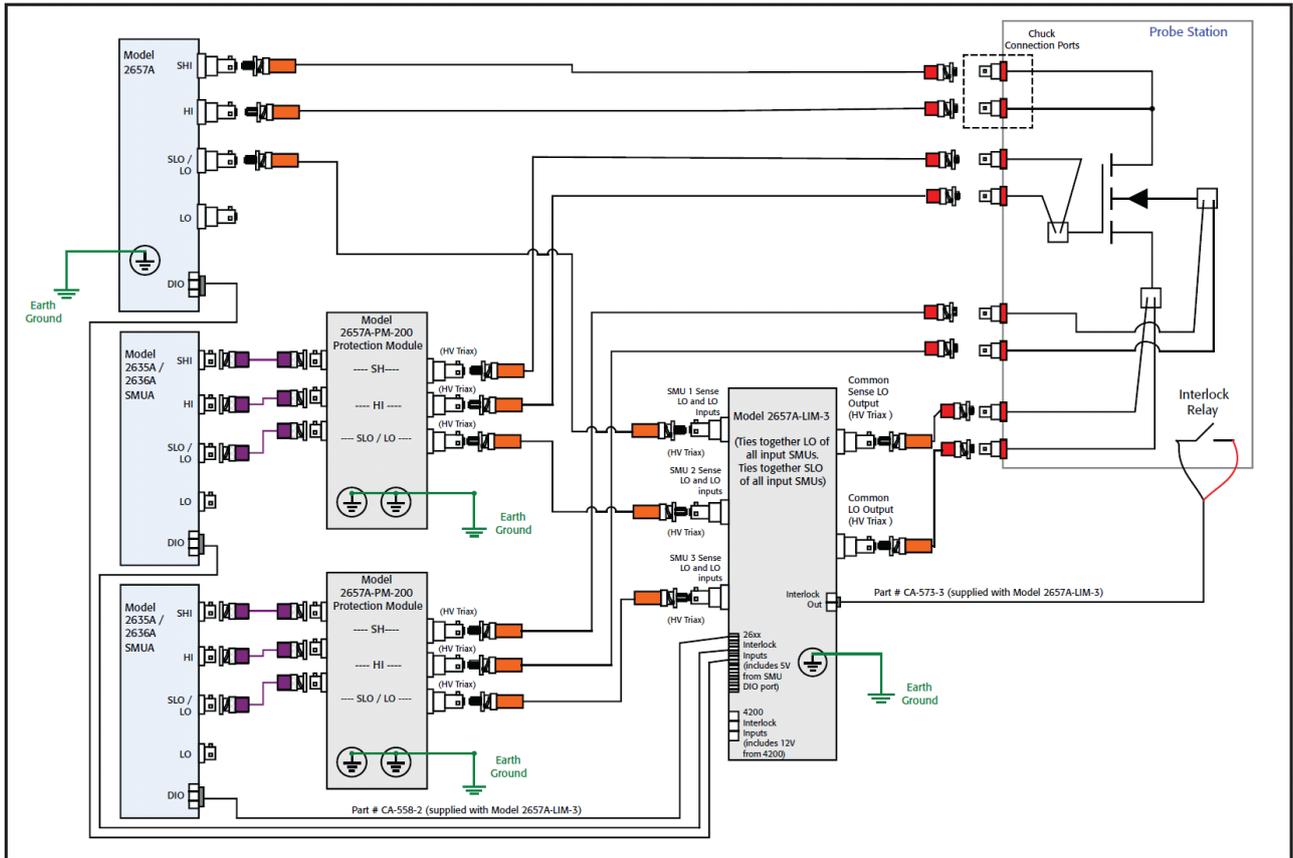


図19 SHVを使った高電圧のみの試験でウェーハレベルデバイスへ接続する

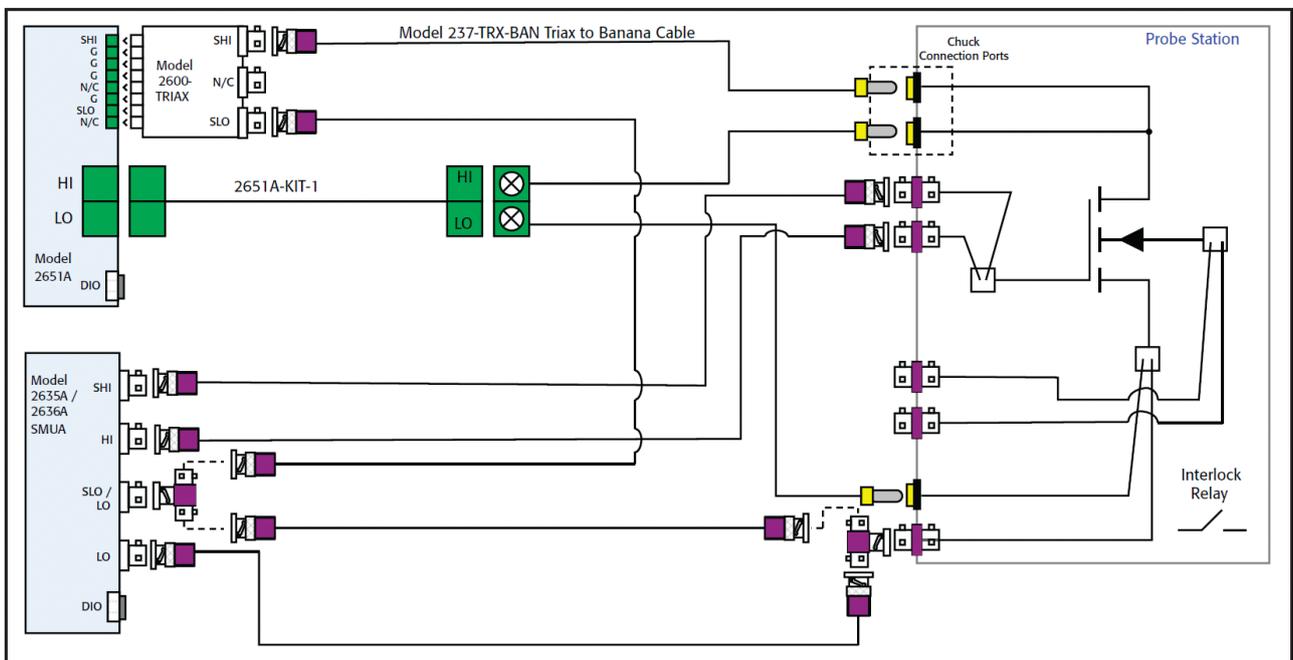


図20 バナナを使った大電流のみの試験でウェーハレベルデバイスへ接続する

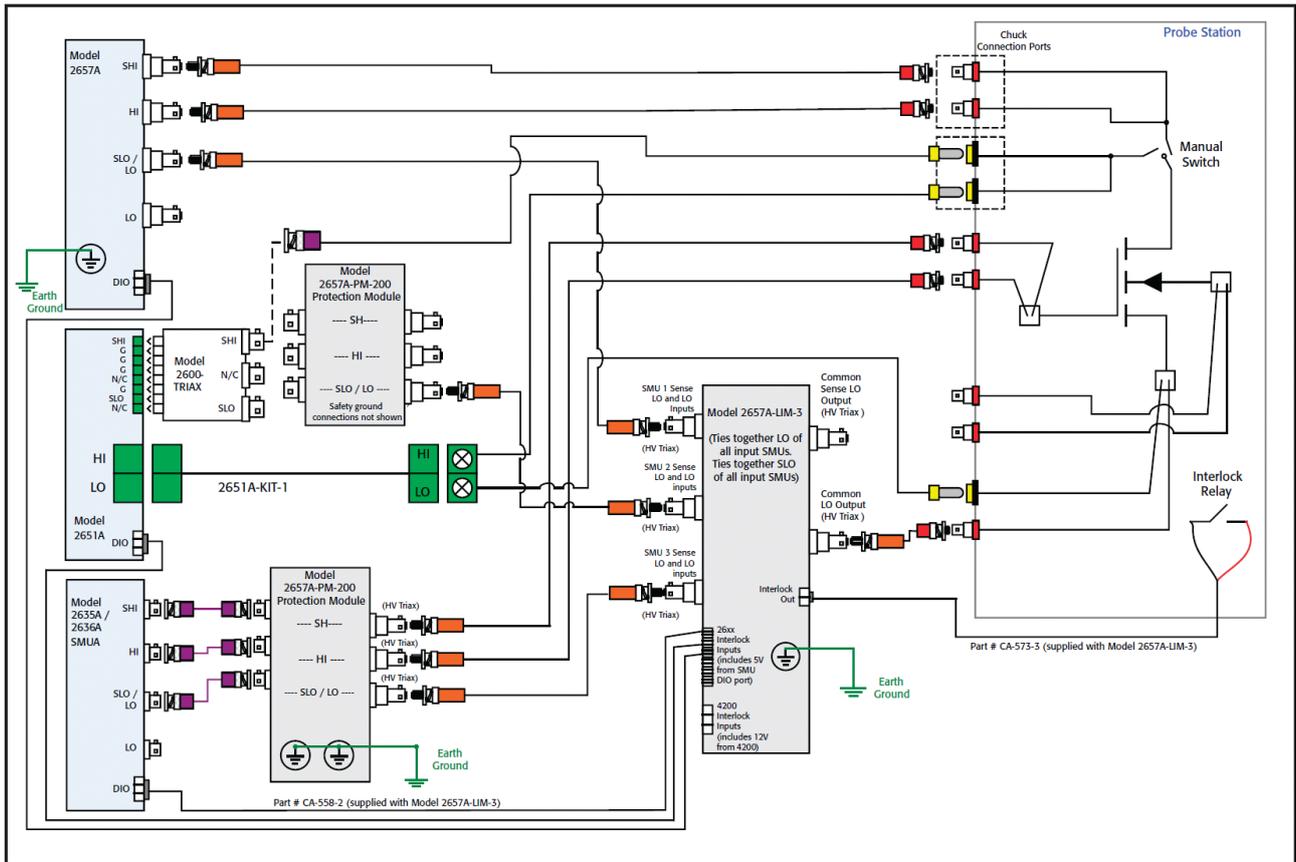


図21 高電圧&大電流試験でウェーハレベルデバイスへ接続する

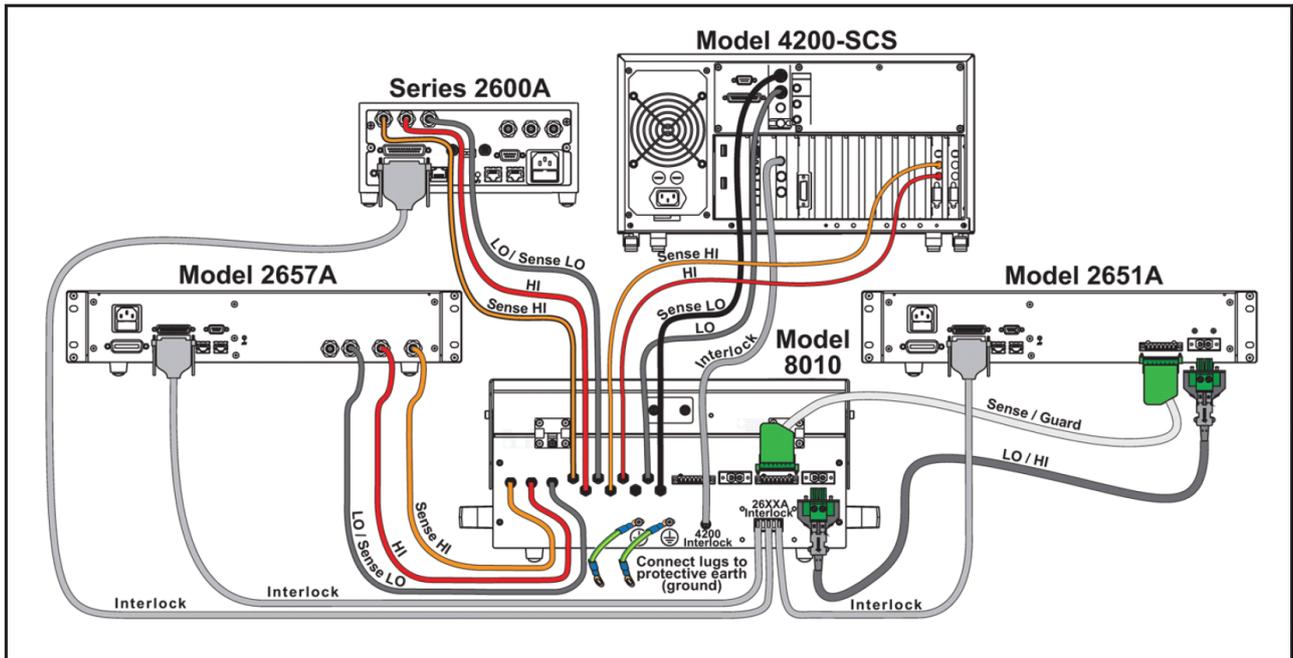


図22 SMUを8010型ハイパワーデバイステストフィクスチャへ接続する